

# 基本事項

評価日 2001.5.16

書名	デジタル回路設計入門 電気・電子・情報工学系テキストシリーズ 15
著者	高橋 新一 (1967年慶應大博士了, 現慶應大理工学部教授) 豊嶋 久道 (1993年慶應大博士了, 現神奈川大工学部助教授)
出版社	培風館, 2000年12月初版 (税別定価 2,900円)
判型等	A5版, 上製, cover付き, 35字詰32行, 前付・目次: 10頁, 本文・索引・奥付: 182頁

## 全体の案内

### [ 内容要約 ]

- (1) 頁単価は 17.3 / 頁 ( 実質本文 168 頁 )
- (2) 回路記号は gate のみ MIL 使用 ( 負論理の記述なし ), 一部 ( flipflop ) の内容不正確, 一部内容不足。
- (3) 論理式は伝統的な書式 ( HDL の記述は最後の 4 章の SFL による ), 通常 digital 回路の解説は, 2 章, 3 章のみ。
- (4) 付録の program list は web site での down load 可能。
- (5) 各章に 5 ~ 10 問の練習問題。  
( 評者注: 解答なし, 出版社系の web site で補足予定とのこと, 2001 年 5 月 16 日時点では補足なし。 )

### [ 評者の意見 ]

全体として理論に寄った本ではあるが, 難しい数式を並べて解説しようというところがないのがよい。

本書のまえがきにもあるように, 大学で digital 技術の専門家を育成するための教科書には適さない。それにしても, いろいろな知識を盛り込みすぎていて, それに対する解説が少なく, ほとんど紹介にとどまることが多い。次世代に必要な自分で考える人材を育てるには, 過剰期待である。

Computer の専門 course などの人に, digital 回路の設計も computer の programming と大差ないということを感じさせながら, 必要な常識を講義するためには適当と思われる。なお, 本書は授業で使って講義者が内容を補足あるいは説明しない限り, 独習することは困難であろう。独習できるだけの水準の人には, 内容に対して物足りなさや偏りを感じると思われる。

Digital 回路の設計に, C++ による独自の simulation と, SFL という一種の HDL 言語を, それが解釈できる PARTHENON という処理系で使うことを最後に試みているので, それを学習したい人には, 数少ない解説書である。

# 内容順の紹介と評価

## 「まえがき」(2頁)

### [ 内容要約 ]

- (1) 専門的な知識が無くても hardware の設計が可能な時代。
- (2) HDL 時代を意識した computer 利用を意識した設計の入門書。
- (3) <http://www.toyolab.com/book/> で補足予定。

( 評者注 : 調査時点 ( 2001.5.16 ) では , 本書の付録に挙げる “bit.h” の source file が down load できるのみ )

### [ 評者の意見 ]

著者間の執筆分担の記述はない。

## 「1. コンピュータにおける数表現」(22頁)

### [ 内容要約 ]

10 進数と 2 進数の変換を手始めに , 簡単な数式を使いながら , 負の 2 進数の表現方法およびその四則演算 , computer 内部の浮動小数点数の表現を解説。

### [ 評者の意見 ]

本来 computer 関係の図書で解説されている 2 進数のいろいろな概念を , 本書では冒頭で解説している。

この種の図書では , 本来付録になるべき内容をここに置いたのは , 著者等の見識であると考え。

ただこの種の本を手取る読者の立場からすると , 当然ながら別の図書でさらに詳しく解説されている内容に , 高価な上製本の貴重な頁が取られているという見方も成り立つ。

評者としては , どちらの肩を持つべきかは決定できないが , 意欲的な試みではある。

本書では数学は高校で学ぶ程度と断っている。たしかに ,  $n$  進数を多項式で表現している部分は , 高校程度ではあるが , 多項式で表現すると , すべての入門者にとって  $n$  進法が理解しやすくなるかどうかは解らない。

なお「2の補数は,1の補数に2を加えることによっても得られる。」という記述は,明らかに印刷上の誤りである。

## 「2. 論理回路の基礎」(50頁)

### [ 内容要約 ]

- (1) OR, AND, NOT ( 評者注 : 順序はこのとおり ) 回路の原理から組み合わせ論理回路のいろいろな回路例を , 伝統的な回路図 ( 評者注 : MIL 記号 ) と論理式 ( 評者注 : HDL 表記ではない ) 真理値表を使ってざっと紹介。
- (2) Karnaugh 図や Quine-McCluskey の方法を回路の簡単化の手法として原理を紹介。
- (3) Flipflop は順序回路と状態遷移図の説明から RS-flipflop , D-flipflop , T-flipflop , JK-flipflop と紹介。

### [ 評者の意見 ]

ここで紹介されている flipflop の回路は clock 付ではあるが , clock 信号の入力端子を回路図が複雑になるという理由で省略している ( 評者注 : Flipflop は MIL 記号では書かれていない )。このため , D-flipflop 以下の flipflop がなぜ記憶機能を持っているかについては , 状態を記述することと , time chart によって定性的に論じられているだけである。

さらに , 内部回路の回路図や論理式については不明である。

ここに例示されている回路図に , 内容が解説されている RS-flipflop の回路図や論理式を順次代入して行っても , D-flipflop 以下の flipflop は概念的にしか動作しない ( 評者注 : これらの回路が , 実動作をするという保証は評者にはできない )。

### [ 内容要約 ]

Flipflop の応用例として , static register ( 評者注 : dynamic に対しての static なのか意味が不明 , dynamic register の紹介がない ) , parallel register , shift register , 2 進 counter ( ripple carry , look ahead carry ) を紹介。

#### [ 評者の意見 ]

D-flipflop と D-Latch は HDL で回路設計をする際の基本的な flipflop である。ただ高級言語である HDL に馴染むと、flipflop の存在を意識しなくても回路設計が可能である。陥穽はしばしば過去の技術的な難点を克服した場所で発生するのであるが、多くの HDL 設計者もこの flipflop の認識という点で失敗をする。本書での flipflop の扱いの軽さが気になる。

### 「 3. 演算回路 」 ( 44 頁 )

#### [ 内容要約 ]

- ( 1 ) 加算回路については full adder , half adder ( 評者注 : 説明が唐突 ) と直列加算器 , 加減算回路を紹介。
- ( 2 ) Carry look ahead と桁上げ保存型加算回路 ( 評者注 : 普通は特に名称を付けない ) について論理式と block 図による詳しい解説。
- ( 3 ) 直並列型の 2 進乗算回路を数式を交えて解説。  
( 評者注 : D-flipflop が D-FF と名称が変わっている , 別物かもしれない ) 。
- ( 4 ) 並列型の乗算器 , 直並列型の 2 進除算回路の考え , 浮動小数点演算の四則演算の考えを紹介。

#### [ 評者の意見 ]

演算回路は digital 回路の設計の中でも一番難しい所である。ここでは具体的な回路の解説を避け、その意味するところを主に紹介し、一部は詳細に機能を数式を用いて解説している。このような回路は、digital 回路設計の専門家になるのであれば、HDL の組み込み関数により設計すると考えて、使う側の常識を付けさえすればよいとする本書の立場には、評者も同意する。

#### [ 内容要約 ]

- ( 1 ) 冗長符号をそのまま演算する考えを数式での説明。
- ( 2 ) 剰余演算 ( 評者注 : mode を取る演算 ) についての種々の解説。
- ( 3 ) CPU などに組み込まれている初等関数を出す方法についての解説。Table look up による関数の近似解法の紹介。

#### [ 評者の意見 ]

このあたりは、現在は多くの利用者にとっては program で解決する方向である。暗号や CRC の計算のための高速な exclusively-OR 回路と adder 以外は、software 処理が適当であり、これらが digital 回路の設計理論である時代は終わりに向かいつつある。

### 「 4. コンピュータによるデジタル回路設計 」 ( 52 頁 )

#### [ 内容要約 ]

- ( 1 ) C++ による独自 simulator “bit.h” の使い方の解説。論理式は Verilog-HDL と同じように C 言語の論理式記述をそのまま使う。Flipflop や register は動作記述 ( RTL 的 )
- ( 2 ) 回路の設計は C++ で書き compile して動作を調べる ( 評者注 : SpecC と同じような考え ) 。
- ( 3 ) 7 segment decoder から始まり、full adder , mutiplexer , dff , 直並列変換 , counter , 四則演算などが披露。

#### [ 評者の意見 ]

これだけのものを、たとえ教材としても開発するのはたいへんな手間であった、と思われる。SpecC など C 言語をそのまま simulation や論理合成の source に使う方法は、学習上の負担減のためにも有効である。評者もこの立場で Verilog-HDL を利用してきた。ただ評者は業務に Verilog-HDL を使うだけでもたいへんなので、これ以上習得する simulation 言語の種類を増やすつもりはない。

#### [ 内容要約 ]

- ( 1 ) SFL ( hardware 記述言語 ) を処理できる PARTHENON による digital 回路の設計の手順を解説。
- ( 2 ) 加算回路 , memory access , 直並列乗算器などの設計解説。
- ( 3 ) 3 章で機能的なことが解説されている digital 回路を、独自の C++ による simulator と SFL で記述。具体的な回路として実装する手法を提示。

[ 評者の意見 ]

ここまで読むと、この本はじつは回路図や論理式による digital 回路の設計を解説したり訓練したりすることを目的とはしておらず、“bit.h” を include した C++ での simulation と SFL での回路設計の解説書であることが了解される。

「付録 ビット操作クラスの C++ プログラム」(7頁)

「参考文献, 索引( 頭記号/頭数字用語, 頭略号/頭英語用語, 日本語 ), 奥付」(7頁)